

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-303518

(43)Date of publication of application : 13.11.1998

(51)Int.Cl.

H05K 1/02

(21)Application number : 09-108487

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 25.04.1997

(72)Inventor : TADAUCHI KIMIHIRO

TEJIMA KOICHI

KOMATSU IZURU

NAKAMURA SHINICHI

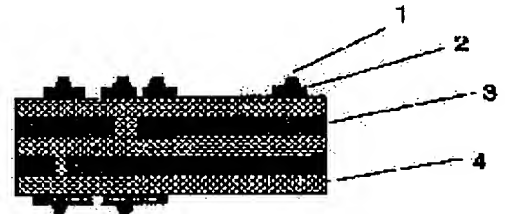
SUZUKI ISAO

(54) BOARD FOR MOUNTING ELECTRONIC COMPONENT, ELECTRONIC COMPONENT MOUNTING BOARD AND METHOD OF BONDING TIN/ZINC ALLOY

(57)Abstract:

PROBLEM TO BE SOLVED: To mount fine components on a board with sufficient strengths and with a high density by using metal material which never causes lead contamination by a method wherein a metal layer whose main component is zinc is formed on the surface of a circuit interconnection metal layer and a metal layer whose main components are tin and zinc is formed on the metal layer.

SOLUTION: Circuit interconnection metal layers on a circuit board are wetted with solder material whose main components are tin and zinc to mount electronic components. At that time, zinc-rich layers are provided near the boundary surfaces between the solder material and the circuit interconnection metal layers. The zinc-rich layers may be formed by the deposition from the solder material. For instance, 1st circuit interconnection copper layers 2 are formed on the surface of a board 4 and interconnection copper layers 3 are formed also in the board 4. Then, solder which is eutectic material containing, for instance, more than 90.9% of tin and 9% of zinc is melted and dropped onto the copper interconnection layers 2 on the surface of the board 4, solder layers 1 which are 3rd metal layers 3 are formed on the surfaces of pads and the solder layers 1 are also formed on the surfaces of the copper interconnection layers 2 on the rear of the board 4.



LEGAL STATUS

[Date of request for examination] 14.03.2000

[Date of sending the examiner's decision of rejection] 13.12.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3688429

[Date of registration] 17.06.2005

[Number of appeal against examiner's decision of rejection] 2003-00773

[Date of requesting appeal against examiner's decision of rejection] 14.01.2003

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-303518

(43) 公開日 平成10年(1998)11月13日

(51) Int.Cl.⁶

H 0 5 K 1/02

識別記号

F I

H 0 5 K 1/02

J

審査請求 未請求 請求項の数10 O L (全 8 頁)

(21) 出願番号 特願平9-108487

(22) 出願日 平成9年(1997)4月25日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 忠内 仁弘

神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

(72) 発明者 手島 光一

神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

(72) 発明者 小松 出

神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

(74) 代理人 弁理士 外川 英明

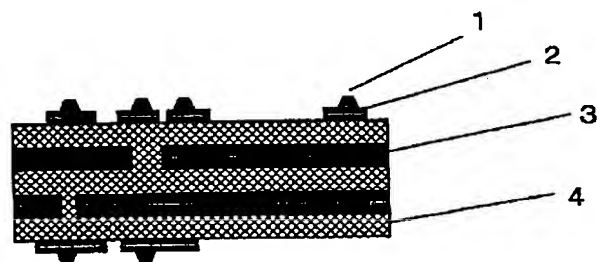
最終頁に続く

(54) 【発明の名称】 電子部品実装用基板、電子部品実装基板、及び錫・亜鉛合金の接合方法

(57) 【要約】

【課題】 鉛を含有しないはんだ材料を使用して基板に電子部品を実装したデバイスを提供することで、有害物質を含まない汎用性の高い金属材料によるリサイクルが可能な実装基板、デバイス等を提供する。

【解決手段】 基板上の導電性物質の表面に電子部品を接合させるときに、基板の表面金属と錫-亜鉛系はんだ材料を接合する際、接合界面に亜鉛リッチ層を介在させる。



【特許請求の範囲】

【請求項1】表面が絶縁性の基体と、この基体上に形成された回路配線用の第1の金属層と、この第1の金属層表面に形成され亜鉛を主とする第2の金属層と、この第2の金属層表面に形成され錫及び亜鉛を主成分とする第3の金属層とを具備することを特徴とする電子部品実装用基板。

【請求項2】前記第2の金属層は、前記第3の金属層の亜鉛が前記第2の金属層から析出した層であることを特徴とする請求項1に記載の電子部品実装用基板。

【請求項3】表面が絶縁性の基体、この基体上に形成された回路配線用の第1の金属層、この金属層表面に形成され亜鉛を主とする第2の金属層、及びこの第2の金属層表面に形成され錫及び亜鉛を主成分とするはんだ材料の第3の金属層とを有する電子部品実装用基板と、この電子部品実装基板上に形成され端子が前記第3の金属層に接合された電子部品とを具備することを特徴とする電子部品実装基板。

【請求項4】前記第2の金属層は、前記第3の金属層の亜鉛が前記第2の金属層から析出した層であることを特徴とする請求項3に記載の電子部品実装基板。

【請求項5】前記第2の金属層は、膜中の亜鉛の濃度が前記第1の金属層との界面側から徐々に増加して膜中にピークを有すると共に前記第3の金属層側に向かって徐々に減少することを特徴とする請求項3に記載の電子部品実装基板。

【請求項6】前記第2の金属層は、亜鉛の平均含有量が88w%～99.5w%であることを特徴とする請求項3に記載の電子部品実装基板。

【請求項7】前記第1の金属層は表面がNi、Au、Pd、Pt、Ir等の貴金属から選ばれる金属で被服されていることを特徴とする請求項3に記載の電子部品実装基板。

【請求項8】前記第1の金属層は、銅、銀、金から選ばれる金属を主とする配線材料であり、前記第3の金属層は、錫及び亜鉛を主とする金属であって亜鉛が3w%～12w%であることを特徴とする請求項6に記載の電子部品実装基板。

【請求項9】錫及び亜鉛を主成分とする第3の金属層を亜鉛が濡れる第1の金属に接合するに際し、前記第1の金属層と前記第1の金属層間に亜鉛を主とする第2の金属層を直接介して接合することを特徴とする錫・亜鉛合金の接合方法。

【請求項10】前記第2の金属層と前記第3の金属層との接合は、非酸化性雰囲気中で前記第3の金属層を溶融させて接合することを特徴とする請求項9に記載の錫・亜鉛合金の接合方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子部品実装用基

板、電子部品実装基板、及び錫・亜鉛合金の接合方法に関する。

【0002】

【従来技術】電子部品の接合に使用されるはんだは、実装基板における半導体、マイクロプロセッサ、メモリ、抵抗などの電子部品と基板との接合をはじめとして幅広く用いられている。その長所は部品を基板に固定するだけでなく、導電性を有する金属をはんだに含有させることにより有機系の接着剤と異なる電氣的接合も兼ね備えている点にある。今日パーソナルコンピューター、携帯電話などに代表されるパーソナル機器の急激な普及が進むにつれ、電子部品の実装技術におけるはんだ接合はますますその重要性が増している。ところが、技術革新によって古くなっていく機器が多量に廃棄されていることも事実であり、はんだ材料のリサイクル技術が強く求められている。また、環境汚染を未然に防ぐという観点から、事前に有害性の高い物質を用いないはんだ技術が注目されている。現在最も多く使われているはんだ材料は、錫と鉛を用いた共晶はんだであり、銅板に対するぬれ性が他の金属混合物よりも優れているという特質を持つ。ところが、この共晶はんだに含まれる鉛が、環境汚染源となる可能性があり、その使用は懸念されている。また、近年メモリ素子の高密度化に従い、鉛による放射線(α線)によってメモリ素子が損傷する問題がクローズアップされており、この面からも鉛を使用しないはんだ材料が必要となっている。そこで、鉛を用いない錫と亜鉛系のはんだ、銀と亜鉛系のはんだなどが知られている。銀を含むはんだなどは早くから宇宙開発などの先端分野を支えるマイクロ接合技術として注目されているが、銀それ自体が貴金属であるため汎用製品として多量に用いるにはコスト高となり、使用される部分も特殊な用途に限定された。また、錫と亜鉛系では接合を試みてもはんだ材料が全体を被い、また接合強度も非常に弱く、微細領域での実装技術が求められる0.3mm以下のファインピッチレベルでの導体と導体の間の幅の狭い部分で確実に定められた位置に部品固定し、隣接する部品間の電氣的接触を来すことなく正確にはんだ付けすることは不可能であった。しかも、通常、高密度実装はスクリーン印刷方式が代表的であるが、これは、はんだ粉末とペースト状フラックスの混合物であるソルダーペーストを使用するが、ハロゲン化亜鉛、ハロゲン化錫、等が添加されることからハロゲンが銅板に対する腐食を進行させる働きがあり、信頼性の低下要因ともなっていた。また、ICチップの集積度向上に伴う製品の小小型化が進むにつれ、外部との導体接合における微細加工、実装技術にも信頼性の高い技術が要求されており、スクリーン印刷方式によるはんだ付けにおいてもフラックスによる高度な腐食防止技術が必要となっていた。

【0003】

【発明が解決しようとする課題】従来、鉛を含有しない

汎用性の高いはんだ材料は知られていたが、基板上の金属配線や部品の配線などへの濡れ性が悪く、はんだ材料を使用して小形部品を実装することができなかった。携帯機器などでは、この微細領域での実装技術が開発上の大きな課題である。本発明は、上記問題点に鑑みてなされたもので、鉛汚染の心配がない金属材料によって微細部品を十分な強度で高密度に搭載しうる低コストな電子部品実装用基板を提供することを第1の目的とする。さらに、この実装基板を使用することで基板と部品の接合強度・電氣的導通性を高めた信頼性の高い電子部品実装基板を提供することを第2の目的とする。

【0004】

【課題を解決するための手段】上記、問題点を解決するために請求項1の電子部品実装用基板は、表面が絶縁性の基体と、この基体上に形成された回路配線用の第1の金属層と、この金属層表面に形成され亜鉛を主とする第2の金属層と、この第2の金属層表面に形成され錫及び亜鉛を主成分とする第3の金属層とを具備することを特徴とする。請求項2の電子部品実装用基板は、請求項1において、前記第2の金属層が前記第3の金属層の亜鉛が前記第2の金属層から析出した層であることを特徴とする。請求項3の電子部品実装基板は、表面が絶縁性の基体、この基体上に形成された回路配線用の第1の金属層、この金属層表面に形成され亜鉛を主とする第2の金属層、及びこの第2の金属層表面に形成され錫及び亜鉛を主成分とするはんだ材料の第3の金属層とを有する電子部品実装用基板と、この電子部品実装基板上に形成され端子が前記第3の金属層に接合された電子部品とを具備することを特徴とする。

【0005】請求項4の電子部品実装基板は、請求項3において前記第2の金属層が、前記第3の金属層の亜鉛が前記第2の金属層から析出した層であることを特徴とする。

【0006】請求項5の電子部品実装基板は、請求項3において前記第2の金属層が、膜中の亜鉛の濃度が前記第1の金属層との界面側から徐々に増加して膜中にピークを有すると共に前記第3の金属層側にかけて徐々に減少することを特徴とする。

【0007】請求項6の電子部品実装基板は、請求項3において前記第2の金属層が、亜鉛の平均含有量が88w%～99.5w%であることを特徴とする。請求項7の電子部品実装基板は、請求項3において前記第1の金属層は表面がNi、Au、Pd、Pt、Ir等の貴金属から選ばれる金属で被服されていることを特徴とする。請求項8の電子部品実装基板は、請求項6において前記第1の金属層が、銅、銀、金から選ばれる金属を主とする配線材料であり、前記第3の金属層は、錫及び亜鉛を主とする金属であって亜鉛が3w%～12w%であることを特徴とする。

【0008】請求項9の錫・亜鉛合金の接合方法は、錫

及び亜鉛を主成分とする第3の金属層を亜鉛が濡れる第1の金属に接合するに際し、前記第1の金属層と前記第1の金属層間に亜鉛を主とする第2の金属層を直接介して接合することを特徴とする。

【0009】請求項10の錫・亜鉛合金の接合方法は、請求項9において前記第2の金属層と前記第3の金属層との接合が、非酸化性雰囲気中で前記第3の金属層を溶解させて接合することを特徴とする。

【0010】

【発明の実施の形態】本発明の電子部品実装用基板は、電子機器の実装に用いられる回路基板上の回路配線用金属層に錫と亜鉛を主成分とするはんだ材料を濡らして構成するが、この際はんだ材料と回路配線用金属層の接合界面近傍に亜鉛リッチな層が介在していることを骨子とする。この亜鉛リッチ層は、はんだ材料から析出したもの、或いははんだ材料とは別の層から形成した層であっても良く、2つの金属層を接合する一種の接着剤として働く。また、回路配線用金属層は単一の金属材料であってもよいし、異なる金属の積層構造であってもよい。また、本発明は、上述した電子部品実装用基板上の回路配線用金属層に電子部品を接合した電子部品実装基板であることも骨子とする。さらに、本発明は、錫・亜鉛合金を母材に接合する方法として錫及び亜鉛を主成分とする合金を母材に接合するに際し、前記母材と前記合金間に亜鉛を主とする金属層をもって接着剤として使用することを骨子とする。第2の金属層及び第3の金属層の形成方法としては、非酸化性雰囲気下、低酸素雰囲気下でのアーク溶接、電子ビーム溶接、プラズマアーク溶接、レーザー溶接、光ビーム溶接などに代表される融接方法と、抵抗溶接、冷間溶接、摩擦圧接、拡散溶接などに代表される圧接方法と、抵抗ろう付け、真空ろう付けに代表される硬ろう付け方法と、レーザーろう付け、浸けろう付けなどのはんだ付け方法などを用いることができる。また、本発明の表面が絶縁性基板材料は、紙・フェノール銅張り積層板や紙・エポキシ銅張り積層板に代表される紙基材銅張り積層板、ガラス布エポキシ多層配線板やガラス布ポリイミド多層配線基板に代表されるガラス基材銅張り積層板、エポキシコンポジット銅張り積層板に代表されるコンポジット銅張り積層板、フレキシブル配線板、マルチワイヤ配線板、厚膜回路基板や薄膜回路基板に代表されるセラミック基板、各種材料を組み合わせた多層配線基板、ホーロー基板や金属ベース基板に代表される複合基板、半導体材料としてのシリコン基板が挙げられる。ただし、シリコン基板のように半導体基板、多少の導電性を有する基板であっても表面が絶縁層を有するものであっても部品を実装する上では表面に形成する回路配線相互が絶縁されておれば良いのでこの理由から絶縁性基板と同様に使用することができる。さらに、錫・亜鉛合金の接合方法の応用分野としては、基板のみならず半導体分野で用いられるICパッケージやC

PUの導電部の接合、パーソナルコンピュータに内蔵されるハードディスク、液晶パネルの電気回路の接合、ICカード、パーソナルコンピュータやプリンタの接続などに多用されているケーブルコネクタ、通信用ケーブルに多用されている光コネクタ、さらには自動車のラジエーターの接合などが挙げられる。この場合、基板やパネル等の母材は亜鉛と良好に接合する銅、銀、金等の金属材料が望ましいが、亜鉛の濡れ性が悪い金属であっても表面に銅、銀、金等の濡れ性が良好な属をコーティングしておれば良好に錫・亜鉛合金を接合できることは言うまでもない。一方基板への部品の実装形態としては、片面表面実装、両面表面実装、両面表面実装リード付き部品搭載、片面表面実装リード付き部品搭載、リードスルー実装などが有る。また、実装部品としては、受動部品としてのセラミック、コンデンサ、インダクタ、ジャンパ、トランジスタ、ダイオード、アルミ電解（コンデンサ）、タンタル半固定抵抗、トリマー、コイルが代表例としてあげられ、能動部品としては、IC、LSI、が代表例となり、そのパッケージ外形・形状としては、SOIC、SOP、QIP、QFP、PLCC、LCC、SOJ、MSP、さらには、BGA、FC-BGA、CSP、PLC、MCM、OE-MCM、チップを重ねた高密度実装が挙げられる。

【0011】はんだ熔融槽内に組成比がw%で錫90.9%以上、亜鉛9%他の金属元素含有量が0.1%未満の共融物質としてのはんだを入れ、そのほぼ理論値としての共晶点である198℃よりも22℃高い220℃で保持し完全に固形物を熔融させた。この時、190℃に到達した時点から不活性ガスであるアルゴン（その他にヘリウムガス等を使用することができる）をはんだ付け対象物が移動する領域に流し続け、酸素を内部に存在させないようにする。はんだは、その温度をそのまま保持しておいた。次に、一定の速さで水平方向に移動しているはんだ付けされていない生基板を、一定の温度に保たれたヒーターによって共晶点よりも10℃から30℃高い雰囲気の中を通過させる。基板が所定の位置を通過する時に、液滴をマーキングしてある銅製のパッド上に滴下する。基板の移動と共にパッドの所定の長さまでこの滴下を継続していく。滴下されたはんだは、共晶点以下の領域を通過し始めると直ちに固化していく。冷却後、はんだが固化した部分を鉛直方向に切断し断面観察したところ、はんだのパッドとのぬれ角は90度未満であり、はんだとのぬれ性が良好であることを確認した。また、エネルギー分散型X線分光器による線分析を実施したところ、パッドの中心軸でのパッドとはんだとの界面においては、パッド上部の被覆面にほぼ均一な亜鉛を多く含む層が存在していることを確認した。以上のことから、被接合物質の表面に亜鉛を含む層を介在させた複数の物質の接合体は、従来はんだ付け作業には不向きとされていた亜鉛を含む金属の熔融物を、

電子材料としての拡がりを持つ導電性物質の表面に接合させたデバイスであるため、鉛を含有させない電子部品の接合作業が可能となる。また、本発明の実施形態として、拡がりを持つ導電性物質の表面に接合させるときに、メッキした状態と同じ機能を持たせることができるため、レジスト部の損傷を抑制することが可能となる。詳細は以下の実施例によって説明する。

【0012】

【実施例】以下、実施例により本発明を詳細に説明する。

（実施例1）図1及び図2を用いて実施例1を説明する。予め準備した熔融槽内に組成比がw%で錫90.9%以上、亜鉛9%、酸素含有量5ppm以下、他の金属元素含有量が0.1%未満の共融物質としてのはんだを入れ、そのほぼ理論値としての共晶点である198℃よりも22℃高い220℃で保持し完全に固形物を熔融させた。ここで、他の金属元素としては、Bi、Ag、In、Cu等である。ついで、絶縁性基板4を用意した。この絶縁性基板4の表面には銅の回路配線用の第1の金属層2、及び内部にも配線用金属層の銅配線3を形成している。この固形物が190℃に到達した時点から不活性ガスとしてアルゴンを絶縁性基板4の表面に流して空気を基板4表面に近づけないようにすることで、実質的に絶縁性基板4の表面の近傍が酸素を内部に存在させないような空間状態にする。この際、はんだはその温度をそのまま保持しておいた。次に、3cm/secの速さで水平方向に移動しているはんだ付けされていない絶縁性基板4の表面の銅配線2に対して先述した共晶点以上の温度で熔融しているはんだを滴下する。この銅配線は、図示していないがこの配線から延在する銅製のパッドにもつながっており、上に基板の移動と共にパッドの所定の長さまで到達するまでこの滴下を継続していくことで、このパッドの表面に対しても第3の金属層であるはんだ層1を形成する。滴下されたはんだは、共晶点以下の領域を通過し始めると直ちに固化する。さらに、基板4の表面だけでなく、必要に応じて基板4の裏面の銅配線2に対してもその表面にはんだ層1を形成しておく（図1）。この基板4に能動部品としてのパッケージングされたLSI5、受動部品としての抵抗6を搭載した。抵抗7はさらに固定を確実にするために基板4の裏面に形成した銅パッド2にはんだ層1で固定した。ここで、8は接続端子である（図2）。上述した基板4及び銅配線2等は微細デバイス搭載用の高密度実装用であり、仕様は以下の通りである。

【0013】（用いた高密度実装用基板等についての詳細な仕様）

1. 1枚当たりの大きさ：35mm×100mm
2. 材質：導電部は銅を母材とし表面はニッケルメッキ加工、金フラッシュメッキ仕上げ、樹脂部はガラスエポキシ樹脂、レジスト加工

3. パッドのパターン：幅100 μ m×長さ15mm

4. パッドと隣り合う他のパッドとの間隔：200 μ m
冷却後、はんだが固化した部分を鉛直方向に切断し断面観察した。はんだのパッド或いは銅配線とのぬれ角は90度未満であり、はんだとのぬれ性が良好であることを確認した。断面観察に際しては、エネルギー分散型X線分光器による亜鉛の分布状態について線分析を実施した。この分析結果を図3に示した。A領域は銅パッド部分（第1の金属層）であり、B領域ははんだの領域（第3の金属層）である。パッドの中心軸でのパッドとはんだとの界面においては、パッド上部の被覆面にほぼ1 μ mの亜鉛を多く含む層（第2の金属層）が存在していることを確認した。ここでは、亜鉛の濃度のみ示した。この第2の金属層は、亜鉛の濃度が第1の金属層との接合界面から徐々に増加し、中央近傍でピークとなりさらに第3の金属層との接合界面に近づくに従って徐々に減少している。これは、実質的な無酸素雰囲気中ではんだを基板に接合したことによって銅配線表面近傍にはんだから亜鉛が析出したと考えられる。この亜鉛を主とする第2の金属層は本発明にとって重要な層であり、この層が基板表面に形成した銅とはんだ材料を強固に接合す*

*る働きをしている。また、第2の金属層中で酸素が1ppm～30ppm含有する。逆に第3の金属層中の酸素量がこれより低い傾向を示すことから、第3の金属層中の酸素が第2の金属層中に集まり、これが強度増大にも影響していると考えられる。以上の方法によって、良好な接合を有する電子部品実装基板を得たが、第2の金属は純粋な亜鉛に限らずの組成によって接合力が異なり、望ましい範囲がある。第2の金属の組成のみを変え、その他は上述の実施例1と同一の電子部品実装基板の接合強度を示したものが表1である。接合強度については、電子部品を引っ張りのはがす際に生じる強度によって評価した。鉛入りの通常はんだ以上の接合強度を得たものを○で示し、また第2の金属層が存在しない通常の錫・亜鉛はんだと同様に強度がでない或いは接合できなかったものを×とする2段階の表示にした。○で示したものは、第3の金属層であるはんだ中に生じる微少な空孔が通常の鉛はんだと比べて少なくそのために通常のはんだと比べてひっぱり強度が向上したと考えられる。

【0014】

【表1】

第2の金属層 のZn(w%) 第1の金属層	50	88	90	95	98	99.5	100
Cu	×	○	○	○	○	○	×
Ag	×	○	○	○	○	○	×
Au	×	○	○	○	○	○	×

【0015】この表1の横軸は、第2の金属層中での亜鉛のw%を示し、縦軸は、第1の金属層の材料を示している。上述した表1では第1の金属層として純粋な銅、銀、金の例を示したが、これを主成分とする金属であれ※

※ば同様の性質を呈することができるため、ここでは敢えて示していない。

【0016】

【表2】

第2の金属層 のZn(w%) 第3の金属層 のZn(w%)	50	88	90	95	98	99.5	100
5	×	×	×	×	×	×	×
6	×	○	○	○	○	○	×
7	×	○	○	○	○	○	×
8	×	○	○	○	○	○	×
9	×	○	○	○	○	○	×
10	×	○	○	○	○	○	×
11	×	○	○	○	○	○	×
12	×	○	○	○	○	○	×
13	×	×	×	×	×	×	×

【0017】この表2の横軸は、第2の金属層中での亜鉛のw%を示し、縦軸は、第3の金属層中での亜鉛のw

%を示している。以上の結果から、第2の金属層の亜鉛含有量が88w%～99.5w%であることが電子部品

と基板間の接合強度が高く高密度実装用として適していることが分かった。

【0018】（実施例2）第2の実施例を図2に沿って説明する。本実施例が実施例1と異なる点は、基板上に形成した第1の金属層への第2及び第3の金属層であるはんだ層の形成方法、絶縁性基板の材質、及び配線パターンの相違などである。その他は実施例1と同一であるのでこの異なる点についてのみ詳細を説明する。尚、以下の実施例については実施例1と同一部分は同一番号を記しその詳細を省略する。まず、予め用意した熔融槽内に組成比がw%で錫90.9%以上、亜鉛9%、酸素含有量5ppm以下、他の金属元素含有量が0.1%未満の共融物質からなる直径10μmから50μmとしての微粒子を用意する。この微粒子を用いる点が重要である。次に、3cm/secの速さで水平方向に移動しているはんだ付けされていない生基板4上の銅配線或いはパッドに対して、微粒子のほぼ理論値としての共晶点である198℃よりも22℃高い220℃で保持したアルゴンガス中にこの微粒子を照射する。これによって、微粒子が銅配線上などで熔融した状態において酸素に接触させない状態にする。また、基板4の移動と共にパッドの所定の長さまで到達するまでこの微粒子の堆積及びパッド上での熔融を継続していく。堆積したはんだはパッド上の上を隙間なくぬれ広がっていく。その後はんだは、共晶点以下の領域を通過し始めると直ちに固化し、その時の表面張力に見合った最適な厚さを形成する。

【0019】（用いた高密度実装用基板等についての詳細な仕様）

1. 1枚当たりの大きさ：35mm×100mm
 2. 材質：導電部は銅を母材としニッケルメッキ加工樹脂部はガラスエポキシ樹脂、レジスト加工
 3. パッドのパターン：幅200μm×長さ15mm
 4. パッドと隣り合う他のパッドとの間隔：200μm
- 冷却後、はんだが固化した部分を鉛直方向に切断し断面観察したところ、実施例1と同様なものが形成されており、またその物理的性質及び化学的性質も同様なものを得ることができた。

【0020】（実施例3）この第3の実施例が、実施例1と異なる点は、基板上に形成した第1の金属層への第2及び第3の金属層の形成方法であり、第2の金属層を形成する方法に共融物質として箔状にした金属を用いた点、絶縁性基板の材質の相違などである。その他は実施例1と同様である。まず、組成比がw%で錫90%以上、亜鉛7%、ビスマス2%、他の金属元素含有量が0.1%未満の共融物質としてのはんだを厚さ20μmのほぼ均一な箔として加工し、ロール状に巻き取っておく。搬送装置でチップマウンターにプリント基板を導き、CCDカメラを用いて位置決めする。所定の位置に基板4がとどまっていることを確認した後、厚さ20μmの箔をパッド部を覆うように載せ、定められた位置で

パッド2の上から瞬間的にメタルヘッドで押し付ける。この時、不活性ガスとしてヘリウムをリフロー炉に流し続け、酸素を基板4の表面及び金属箔表面にできる限り存在させないようにする。また、箔でパッド部を覆いかぶせずに用いられなかった部分については巻き取り処理によって回収した後、再度均一な箔として再利用することができた。

【0021】（用いた高密度実装用基板等についての仕様）

1. 1枚当たりの大きさ：35mm×100mm
 2. 材質：導電部は銅
樹脂部はガラスエポキシ樹脂、レジスト加工
 3. パッドのパターン：幅200μm×長さ1.5mm
 4. パッドと隣り合う他のパッドとの間隔：200μm
- この様な方法で形成した基板をマウンターから取り出し、顕微鏡で観察したところ、はんだの付着が必要な部分でかすれ、だれ、ブリッジなどは認められず、ほぼ均一な拡がりを見せていた。また、エネルギー分散型X線分光器による線分析を実施したところ、パッドの中心軸での厚さ8μmのはんだ被覆部においては、パッドとはんだとの界面上にほぼ1μmの亜鉛を多く含む層が存在していることを確認した。その他の効果については実施例1と同様であった。

【0022】（実施例4）この第4の実施例が、実施例1と異なる点は、基板上に形成した第1の金属層への第2の金属層であるはんだ層の形成方法であり、第2の金属層をメッキ法によって形成した点、第1の金属層の材質等である。その他は実施例1と同一である。組成比がw%で錫90.9%以上、亜鉛9%、他の金属元素含有量が0.1%未満の共融物質としてののはんだ材料をレベラメッキ用はんだ槽に投入した後熔融する。その後、予めパッド2等の第1の金属層を形成した基板4をレベラメッキ槽に浸した。その結果、パッド2表面にははんだ材料のレベラメッキ層がきれいに形成されていた。レベラメッキ法を実施するに当たって、メッキ槽の表面及び基板4の表面にはアルゴンガスを照射し、実質的に無酸素雰囲気となるようにした。

【0023】（用いた高密度実装用基板等についての仕様）

1. 1枚当たりの大きさ：35mm×100mm
 2. 材質：導電部は鉄
樹脂部はガラスエポキシ樹脂、レジスト加工
 3. パッドのパターン：幅200μm×長さ15mm
 4. パッドと隣り合う他のパッドとの間隔：200μm
- マウンターから取り出した基板を、顕微鏡で観察したところ、はんだの付着が必要な部分でかすれ、だれ、ブリッジなどは認められず、ほぼ均一な拡がりを見せていた。また、エネルギー分散型X線分光器による線分析を実施したところ、パッドの中心軸での厚さ12μmのはんだ被覆部においては、パッドとはんだとの界面上にほ

ば $2\mu\text{m}$ の亜鉛を多く含む層が存在していることを確認した。その他の結果については、実施例1と同様であった。

【0024】（実施例5）実施例5を図4及び図5に沿って説明する。この実施例が実施例1と異なる点は、基板に対する電子部品の搭載方法で、基板の表面と裏面に対して搭載するようにしたこと、及び基板材料等である。まず、実施例1と同様に熔融槽内に熔融させたはんだ材料を準備した。ついで、絶縁性基板4を用意した。この絶縁性基板4の表面だけではなく裏面に対しても銅の回路配線用の第1の金属層2、及び内部にも配線用金属層の銅配線3を形成している。この第1の金属層に第2の金属層であるはんだを形成する工程までは実施例1と同様である。但し、基板の裏面に形成されたパッドは基板4の裏面側に電子部品を搭載するためのものである（図4）。この基板4に能動部品としてのQFP5、LSI7、受動部品としての抵抗6を搭載した。ここでは、LSI7は基板4の裏面に形成した銅パッド2にはんだ層1で固定した。これによって、実施例1の電子部品実装基板に比べて実装密度を向上することができる（図5）。

【0025】（用いたICチップについての仕様）

材質：導電部は42alloy

樹脂部は不飽和ポリエステル樹脂

リードのはんだ付着部パターン：幅 $190\mu\text{m}$ ×長さ 14mm

*

* リードと隣り合う他のリードとの間隔： $220\mu\text{m}$

【0026】

【発明の効果】以上のことから、本発明による被接合物質の表面に亜鉛を含む層を介在させた複数の物質の接合体は、従来はんだ付け作業には不向きとされていた亜鉛を含む金属の熔融物を、電子材料としての拡がりを有する導電性物質の表面に接合させたデバイスであるため、鉛を含有させない電子部品の接合作業が可能となる。また、本発明の実施形態として、拡がりを有する導電性物質の表面に接合させるときに、メッキした状態と同じ機能を持たせることができるため、レジスト部の損傷を抑制することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施例1の断面図

【図2】本発明の実施例1の断面図

【図3】本発明の実施例1を説明する図

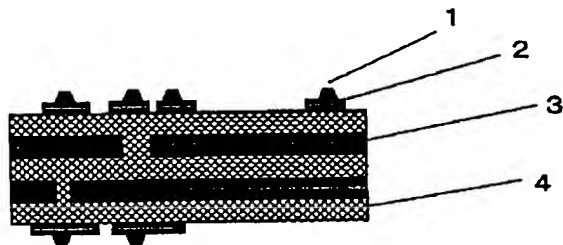
【図4】本発明の実施例5の断面図

【図5】本発明の実施例5の断面図

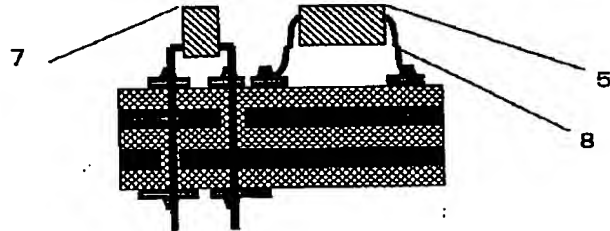
【符号の説明】

- 1 第3の金属層
- 2 第1の金属層（回路配線・パッド）
- 3 中間配線層
- 4 絶縁性基板
- 5 QFP
- 6 抵抗素子
- 7 LSI

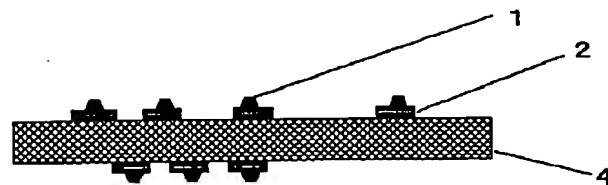
【図1】



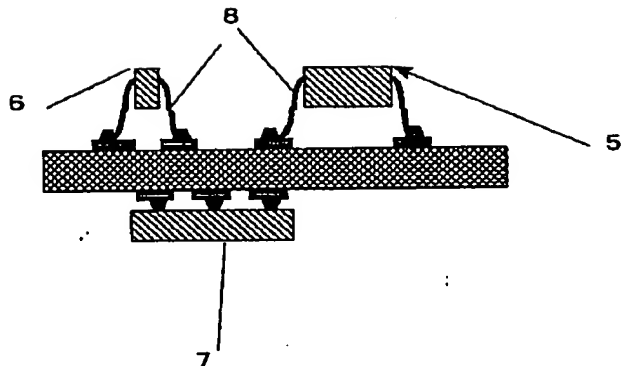
【図2】



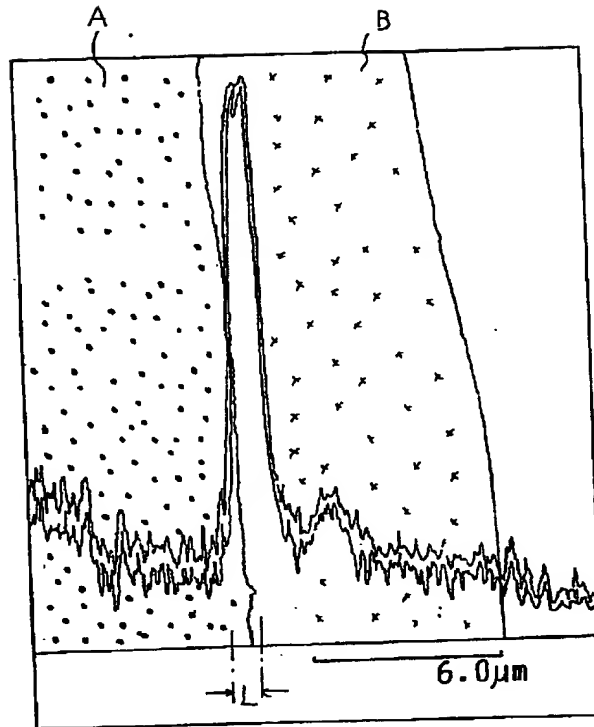
【図4】



【図5】



【図3】



フロントページの続き

(72)発明者 中村 新一
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(72)発明者 鈴木 功
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内